

Europäisches Patentamt
European Patent Office
Office européen des brevets



(11) EP 1 128 248 A1

(12) EUROPÄISCHE PATENTANMELDUNG

(43) Veröffentlichungstag:
29.08.2001 Patentblatt 2001/35

(51) Int Cl.7: G06F 1/00, H01L 23/58

(21) Anmeldenummer: 00103651.6

(22) Anmeldetag: 21.02.2000

(84) Benannte Vertragsstaaten:
AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE
Benannte Erstreckungsstaaten:
AL LT LV MK RO SI

(72) Erfinder:
• Dietl, Josef
81373 München (DE)
• Brücklmeier, Eric-Roger
80634 München (DE)

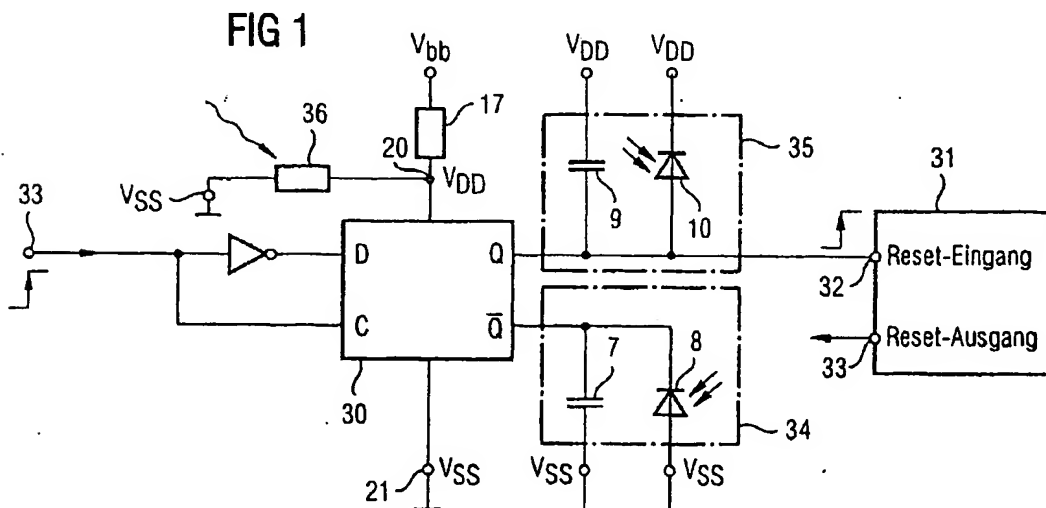
(71) Anmelder: Infineon Technologies AG
81669 München (DE)

(74) Vertreter: Fischer, Volker, Dipl.-Ing. et al
Epping Hermann & Fischer
Postfach 12 10 26
80034 München (DE)

(54) Halbleiterchip mit einem lichtempfindlichen Element

(57) Die Erfindung schlägt einen Halbleiterchip mit einer monolithisch integrierten Schaltungsanordnung und mit zumindest einem lichtempfindlichen Element und mit einem einen Rücksetzbefehl für die Schaltungs-

anordnung auslösenden Schaltmittel vor, wobei der Rücksetzbefehl in Abhängigkeit des Zustandes des zumindest einen lichtempfindlichen Elementes ausgelöst wird. Als Schaltmittel ist hierbei ein Flip-Flop vorgesehen.



EP 1 128 248 A1

Beschreibung

[0001] Die Erfindung betrifft einen Halbleiterchip mit einer monolithisch integrierten Schaltungsanordnung und mit zumindest einem lichtempfindlichen Element und mit einem einen Rücksetzbefehl für die Schaltungsanordnung auslösenden Schaltmittel, wobei der Rücksetzbefehl in Abhängigkeit des Zustandes des zumindest einen lichtempfindlichen Elementes ausgelöst wird.

[0002] Halbleiterchips, die insbesondere in Chipkarten oder Geldkarten zum Einsatz kommen, unterliegen besonderen Sicherheitsanforderungen. Das Vermeiden eines unbefugten Zugriffs durch Dritte auf Speicherinhalte oder die Funktionsweise eines derartigen Halbleiterchips, spielt bei der Entwicklung eine entscheidende Rolle. Unbefugte können sich beispielsweise dadurch Kenntnis über das System und über die gespeicherten, sicherheitsrelevanten Daten verschaffen, indem sie Fehler im Ablauf des Rechenwerkes erzeugen und somit versuchen, aus den resultierenden Ergebnissen Kenntnisse zu erhalten. Die Fehler können beispielsweise durch das Einstrahlen von gepulstem Licht oder α -Strahlung erzeugt werden. Hierdurch werden Diffusionsleckströme vergrößert, wodurch ein Teil der Signale es unter Umständen nicht mehr während eines Taktes auf den bestimmungsgemäßen Wert anzusteigen vermag. Hierdurch errechnet ein Gatter einen falschen Wert. Je häufiger ein derartiges Verrechnen erzwungen wird, desto größer ist die statistische Wahrscheinlichkeit, daß Kenntnisse über das System erlangt werden.

[0003] Es gibt verschiedene Lösungsvorschläge, einen mittels Lichteinstrahlung durchgeführten "Angriff" auf einen Halbleiterchip zu unterbinden. So ist beispielsweise in der EP 0 178 512 B1 eine Schaltungsanordnung beschrieben, deren Speicher vor einer elektrooptischen Analyse geschützt ist. Das dort beschriebene Prinzip beruht darauf, daß beim Einsatz von Strahlung zumindest ein Teil der Speicherzellen ausgangsseitig auf ein definiertes Potential, unabhängig vom Ladungszustand der Speicherzellen, geschaltet wird und damit die gespeicherte Information nicht erkennbar ist. Möglich wird dieses Vorgehen dadurch, daß im Umfeld der Speicherzellen ein oder mehrere strahlungsempfindliche Sensoren integriert sind, deren Ausgangssignal vorzugsweise zur definierten Festlegung der an den Speicherausgängen anliegenden Spannung benutzt wird.

[0004] Weiterhin ist aus der US 5,053,992 ein Halbleiterchip bekannt, der einen geheimen Daten beinhaltenen Speicher aufweist, ein undurchsichtiges Gehäuse und eine Vorrichtung zum Löschen der geheimen Daten in dem Fall, indem das Gehäuse vom Halbleiterchip entfernt wird. Die Vorrichtung zum Löschen der Daten beinhaltet dabei ein lichtsensitives Element mit einer bei Lichteinfall detektierbaren Stromcharakteristik. Ein Schaltmittel ist mit dem Speicher verbunden, wobei bei einer Belichtung des lichtsensitiven Elementes die Strom-

mänderung erfasst wird und die geheimen Daten aus dem Speicher entfernt werden. Als lichtensitive Elemente werden hierbei Dioden und Bipolartransistoren vorgeschlagen, bei denen unter Lichteinwirkung ein Rückwärtsstrom detektierbar ist.

[0005] Die Aufgabe der vorliegenden Erfindung besteht darin, eine alternative Möglichkeit anzugeben, mit der ein Halbleiterchip vor einer elektrooptischen Analyse geschützt werden kann.

[0006] Diese Aufgabe wird mit den Merkmalen des Patentanspruches 1 gelöst.

[0007] Demgemäß ist vorgesehen, als Schaltmittel ein Flip-Flop zu verwenden. Ein Flip-Flop kann durch wenige Bauelemente realisiert werden. Es benötigt somit nur wenig Fläche auf dem Halbleiterchip. Ein Flip-Flop ist leicht zu integrieren und leicht zu verstecken. Es kann auch an die jeweiligen Gegebenheiten auf einfache Weise angepasst werden. Zudem weist die Verwendung eines Flip-Flops als Schaltmittel den Vorteil auf, daß dieses unabhängig von der Technologie des Halbleiterchips, das heißt insbesondere der Schaltungsanordnung, integriert werden kann.

[0008] Vorteilhafte Ausgestaltungen ergeben sich aus den Unteransprüchen.

[0009] Besonders vorteilhaft ist es, wenn das Schaltmittel ein taktzustandgesteuertes D-Flip-Flop ist. Ein besonders effektiver Schutz wird dann erzielt, wenn das lichtempfindliche Element eine Spannungscharakteristik aufweist und unter Lichteinwirkung kurzschließt. Das lichtempfindliche Element kann beispielsweise eine Fotodiode oder ein unter Licht-Bestrahlung einen Diffusionsleckstrom aufweisender Ladungsspeicher sein. Das lichtempfindliche Element ist jedoch nicht auf diese Ausführungsvarianten beschränkt.

[0010] Das Flip-Flop wird derart beschaltet, daß es beim Ansteigen der lokalen Versorgungsspannung des Flip-Flops gesetzt wird. Der anschließende oder gleichzeitige Rücksetzbefehl (Reset oder Start eines Programmablaufes, der die Schaltungsanordnung in einen vordefinierten, geschützten Zustand bringt) des Bausteins setzt auch das Flip-Flop zurück.

[0011] In einer Ausgestaltung weist das Flip-Flop einen ersten und einen zweiten Ausgang auf, wobei das zumindest eine lichtempfindliche Element zwischen dem zweiten Ausgang und einem Bezugspotentialanschluß und/oder zwischen dem ersten Ausgang und einem Versorgungspotentialanschluß verschalten ist. Hierdurch werden bei einem Lichtangriff die Schaltzustände des Flip-Flops derart beeinflusst, daß ein Rücksetzbefehl an die Schaltungsanordnung auf dem Halbleiterchip gegeben wird und gleichzeitig auch das Flip-Flop zurückgesetzt wird, so daß bei einem erneuten Licht-Angriff der genannte Schutz der Schaltungsanordnung wiederum durchgeführt werden kann.

[0012] In einer weiteren Ausgestaltung ist das zumindest eine lichtempfindliche Element dem Schaltmittel zwischen dem Versorgungspotentialanschluß und dem Bezugspotentialanschluß parallel geschaltet. Schließt

das lichtempfindliche Element unter Lichteinwirkung kurz, so wird die Versorgungsspannung des Flip-Flops dadurch abgesenkt. Nach dem Abklingen des Lichtangriffs zieht die lokale Versorgungsspannung an dem Versorgungspotentialanschluß des Flip-Flops wieder an und das Flip-Flop wird gemäß der obigen Definition gesetzt. Die Erfindung ermöglicht eine hohe Sicherheit gegenüber einem Lichtangriff, da ein gesetztes Flip-Flop zwingend einen Rücksetzbefehl für die Schaltungsanordnung auslöst.

[0013] In einer Ausgestaltung der Erfindung ist als Schaltmittel ein erster und ein zweiter Inverter vorgesehen, die eingangsseitig jeweils mit einem durch einen Rücksetzbefehl der Schaltungsanordnung schließbaren Schalter verbunden sind. Der Ausgang des ersten Inverters bildet dabei den ersten Ausgang des Schaltmittels und ist weiterhin mit dem zweiten Inverter verbunden. Der Ausgang des zweiten Inverters bildet den zweiten Ausgang des Schaltmittels. Die Steuereingänge der durch den Rücksetzbefehl der Schaltungsanordnung schließbaren Schalter sind miteinander gekoppelt und bilden den Eingang des Schaltmittels.

[0014] Vorteilhafterweise ist mit dem Versorgungspotentialanschluß des Schaltmittels ein Widerstand verbunden. Dieser ermöglicht ein lokales Absinken des Versorgungspotentials des Schaltmittels, unabhängig davon, ob auf dem Halbleiterchip eine Spannungsstabilisierung für die Schaltungsanordnungen vorgesehen ist. Bevorzugt wird der Widerstand als Metall- oder Polysilizium-Widerstand ausgeführt. Hierdurch ist sichergestellt, daß der Wert des Widerstandes unabhängig von einer Lichteinstrahlung konstant ist. Vorteilhaft ist es insbesondere, den Widerstand mäanderförmig auszuführen.

[0015] Das Schaltmittel wird vorteilhafterweise in CMOS-Technik realisiert. Gleichfalls ist es jedoch denkbar, das Schaltmittel beziehungsweise die Schaltungsanordnung in NMOS-, PMOS- oder Bipolar-Technologie zu realisieren. Selbstverständlich können das Schaltmittel sowie die Schaltungsanordnung auch in unterschiedlichen Technologien realisiert werden.

[0016] Die Erfindung, deren Funktionsweise sowie weitere Vorteile werden anhand der nachfolgenden Figuren weiter erläutert. Es zeigen:

Figur 1 Die prinzipielle Ausgestaltung des Schaltmittels,

Figur 2 ein Ausführungsbeispiel des Schaltmittels, bei dem ein Flip-Flop aus zwei Invertern realisiert ist und

Figur 3 ein konkretes Ausgestaltungsbeispiel des Schaltmittels in CMOS-Technik.

[0017] Figur 1 zeigt die prinzipielle Ausführung des Schaltmittels. Mit 31 ist eine Schaltungsanordnung bezeichnet, die beispielsweise einen Speicher und/oder

logische Schaltungsteile beinhalten kann. Die Schaltungsanordnung 31 soll gegen einen Lichtangriff geschützt werden. Dies kann dadurch ermöglicht werden, daß an einem Reset-Eingang 32 im Falle eines Lichtangriffs ein Rücksetzbefehl gelegt wird.

[0018] Das Schaltmittel, das einen Rücksetzbefehl an den Reset-Eingang 32 legt, besteht aus einem Flip-Flop 30, das in der vorliegenden Figur 1 als taktzustandgesteuertes D-Flip-Flop ausgeführt ist. Dieses ist zwischen einem Versorgungspotentialanschluß 20 (V_{DD}) und einem Bezugspotentialanschluß 21 (V_{SS}), das in der Regel das Maßpotential darstellt, gelegen. Zwischen dem Versorgungspotentialanschluß 20 und dem Bezugspotentialanschluß 21 ist weiterhin ein lichtempfindliches Element 36 vorgesehen. Dieses kann beispielsweise als Fotodiode oder als ein unter Bestrahlung einen Diffusionsleckstrom aufweisender Ladungsspeicher ausgeführt sein. Im Falle eines Lichtangriffs schließt das lichtempfindliche Element 36 kurz, so daß das Potential am Versorgungspotentialanschluß 20 erst absinkt und dann wieder ansteigt, wobei hierdurch ein Rücksetzbefehl an den Reset-Eingang 32 gelegt wird.

[0019] Das Flip-Flop weist einen ersten Ausgang Q und einen zweiten Ausgang Q' auf. Der erste Eingang Q ist dabei mit dem Reset-Eingang 32 der Schaltungsanordnung 31 verbunden. Ferner ist mit dem ersten Eingang Q ein lichtempfindliches Element 35, das im vorliegenden Ausführungsbeispiel aus einer fotoempfindlichen Diode 10 und einem Ladungsspeicher 9 besteht, verbunden, das andererseits mit dem Versorgungspotentialanschluß 20 in Verbindung steht. Die Parallelschaltung aus einer Fotodiode 10 und einem Ladungsspeicher 9 steht hierbei stellvertretend für einen unter Bestrahlung einen Diffusionsleckstrom aufweisenden Ladungsspeicher. Der zweite Ausgang Q' ist ebenfalls mit einem lichtempfindlichen Element 34 verbunden, das mit seinem anderen Anschluß mit dem Bezugspotential 21 in Verbindung steht. Der Eingang D des Flip-Flops 30 ist über einen Inverter mit einem Reset-Ausgang 33 der Schaltungsanordnung 31 verbunden. Der Eingang C steht direkt mit dem Reset-Ausgang 33 in Verbindung. Das lichtempfindliche Element 34 an dem zweiten Ausgang Q' bewirkt ein Setzen des taktzustandgesteuerten D-Flip-Flops. Hierbei muß gewährleistet sein, daß der Eingang C während des Anstiegs der Versorgungsspannung V_{DD} nach einem Lichtangriff auf einem niedrigen Potential bleibt.

[0020] Nachdem ein Rücksetzbefehl an den Reset-Eingang 32 bei einem Lichtangriff gesendet wurde, liegt nach dem Durchführen des Resets der Schaltungsanordnung an ihrem Reset-Ausgang 33 ein Signal an, das das Flip-Flop 30 wieder in einen Zustand bringt, sodaß bei einem erneuten Lichtangriff das Ausgeben eines Rücksetzbefehles an die Schaltungsanordnung 31 durch das Schaltmittel gewährleistet wäre. Wird von dem Reset-Ausgang 33 aus nicht bekannten Gründen kein Signal an den Eingang des Schaltmittels gelegt, so sorgt das lichtempfindliche Element 34 dafür, daß das

Flip-Flop korrekt gesetzt wird.

[0021] In dem vorliegenden Ausführungsbeispiel gemäß Figur 1 führt eine steigende Flanke an dem Reset-Eingang 32 zu einem Reset der Schaltungsanordnung. Gleichfalls wird eine ansteigende Signalfanke zum Setzen des Schaltmittels durch den Reset-Ausgang 33 verwendet. Es wäre denkbar, den zweiten Ausgang Q' mit dem Reset-Eingang zu verbinden. In diesem Fall wäre der Reset-Ausgang 33 mit dem Eingang C, D des Schaltmittels verbunden. Hierdurch wird der Reset der Schaltungsanordnung 31 durch eine fallende Flanke ausgelöst. Das Setzen des Schaltmittels, das heißt des Flip-Flops 30 erfolgt dann ebenfalls mittels einer abfallenden Schaltflanke.

[0022] Mit dem Versorgungspotentialanschluß 20 des Flip-Flops 30 ist ein Widerstand 17 verbunden, der mit seinem anderen Anschluß an einem spannungsstabilisierten Potential V_{DD} liegt. Durch diesen Widerstand 17 ist es möglich, daß durch das Kurzschließen des lichtempfindlichen Elementes 36 die Spannung am Versorgungspotentialanschluß V_{DD} absinken kann. Der Widerstand 17 ist vorzugsweise als Metall- oder Polysilizium-Widerstand ausgeführt. Er kann beispielsweise mäanderförmig im Substrat des Halbleiterchips realisiert sein.

[0023] Das Schaltmittel würde auch dann funktionieren, wenn das lichtempfindliche Element 36 weggelassen würde. In diesem Falle wäre bereits das Absinken der Spannung an dem zweiten Ausgang Q' durch das lichtempfindliche Element 34 ausreichend, um der Schaltungsanordnung 31 einen Rücksetzbefehl zu übermitteln und das Flip-Flop 30 neu zu setzen.

[0024] Die Figur 2 zeigt ein Ausführungsbeispiel, bei dem das Flip-Flop 30 aus zwei Invertern 11, 12 und diesen zugeordneten Schaltern 6, 3 gebildet ist. Der Ausgang des Inverters 12 ist dabei mit dem Eingang des Inverters 11 verbunden. Der Ausgang des Inverters 12 stellt den ersten Ausgang Q' des Flip-Flops 30 dar. Dieser ist, wie eingezeichnet, mit dem Reset-Eingang der Schaltungsanordnung des Halbleiterchips verbunden, wobei ein Reset durch eine ansteigende Flanke an dem ersten Ausgang 13 ausgelöst wird. Der erste Ausgang 13 ist wiederum mit dem aus dem Kondensator 9 und der Fotodiode 10 gebildeten lichtempfindlichen Element verbunden. Eingangsseitig ist der Inverter 12 mit dem Schalter 3 verbunden, der mit seinem anderen Anschluß mit dem Versorgungspotentialanschluß 20 in Verbindung steht.

[0025] Der Ausgang des Inverters 11, der dem zweiten Ausgang Q' entspricht, ist mit dem aus dem Ladungsspeicher 7 und der Fotodiode 8 gebildeten lichtempfindlichen Element 34 verbunden. Andererseits steht das lichtempfindliche Element 34 mit dem Eingang des Inverters 12 in Verbindung. Auf diese Weise ist eine Rückkopplung des Flip-Flops ermöglicht.

[0026] Zwischen dem Eingang des Inverters 11 und dem Bezugspotentialanschluß 21 ist der Schalter 6 vorgesehen. Die Schalter 3, 6 würden bei einer ansteigen-

den Flanke vom Reset-Ausgang der Schaltungsanordnung des Halbleiterchips kurzzeitig leitend gesteuert, um bei einem erneuten Lichtangriff einen weiteren Rücksetzbefehl für die Schaltungsanordnung des Halbleiterchips zu ermöglichen.

[0027] Das optionale lichtempfindliche Element 36, bestehend aus einem Ladungsspeicher 15 und einer Fotodiode 16, ist, physikalisch bedingt, bei einer Realisierung der Schaltungsanordnung in einem Substrat vorhanden. Durch Design kann die Sensibilität der Bauelemente noch verstärkt werden, dies ist jedoch nicht zwingend notwendig.

[0028] Figur 3 zeigt ein konkretes Ausführungsbeispiel der Erfindung. Hierbei ist das taktzustandgesteuerte D-Flip-Flop mit zwei Invertern und jeweils einem zugeordneten Schalter in CMOS-Technik ausgeführt. Der Inverter 12 besteht hierbei aus einem ersten Halbleiterschalter 1 und einem zweiten Halbleiterschalter 2, die vom unterschiedlichen Leitfähigkeitstyp sind. Die mit ihrer Laststrecke in Serie verschalteten Halbleiterschalter 1, 2 sind zwischen dem Versorgungspotentialanschluß 20 und dem Bezugspotentialanschluß 21 (V_{SS}) verschalten. Die Steueranschlüsse der Halbleiterschalter 1, 2 sind miteinander verbunden. Ausgangsseitig ist der Inverter 12 einerseits mit dem Eingang des Inverters 11 und andererseits mit einem lichtempfindlichen Element, bestehend aus einem Kondensator 7 und einer Fotodiode 8, verbunden. Der Kondensator 7 und die Fotodiode 8 stehen wiederum stellvertretend für einen unter Bestrahlung einen Diffusionsleckstrom aufweisenden Ladungsspeicher. Dem Halbleiterschalter 1 des Inverters 12 ist ein Halbleiterschalter 3 parallel geschaltet, dessen Steueranschluß über einen Inverter 18 ebenfalls mit dem Reset-Ausgang des Halbleiterchips verbunden ist.

[0029] Der Inverter 11 besteht aus einem Halbleiterschalter 4 und einem Halbleiterschalter 5, deren Laststrecken seriell miteinander verbunden sind. Die Halbleiterschalter 4 und 5 sind wiederum vom unterschiedlichen Leitfähigkeitstyp. Die Steuereingänge sind miteinander verbunden. Ausgangsseitig ist der Inverter 11 mit einem lichtempfindlichen Element, bestehend aus dem Kondensator 7 und der Fotodiode 10 verbunden. Das lichtempfindliche Element ist weiterhin mit dem Versorgungspotentialanschluß 20 verbunden und andererseits mit dem Reset-Eingang der Schaltungsanordnung des Halbleiterchips (nicht gezeigt) verbunden. Der Ausgang 13 des Inverters 11 ist gleichfalls mit dem Eingang des Inverters 12 verbunden. Dem Halbleiterschalter 5, der mit dem Bezugspotentialanschluß 21 verbunden ist, ist weiterhin ein Schalter 6 mit seiner Laststrecke parallel geschaltet, dessen Steueranschluß mit dem Reset-Ausgang der Schaltungsanordnung des Halbleiterchips verbunden ist.

[0030] Auf den in den Figuren 1 und 2 dargestellten Widerstand 17 kann im vorliegenden Ausführungsbeispiel verzichtet werden, da zwischen dem Versorgungspotentialanschluß 20 und dem Bezugspotentialan-

schluß 21 kein photoempfindliches Element vorgesehen ist. Am Versorgungsspannungsanschluß 20 liegt deshalb direkt die Versorgungsspannung V_{bb} an. Es versteht sich von alleine, daß das photoempfindliche Element, bestehend aus dem Ladungsspeicher 15 und der Photodiode 16 zusammen mit dem Widerstand 17 jedoch auch Bestandteil der Schaltungsanordnung sein könnten.

[0031] Um das Absinken der Spannung am Versorgungspotentialanschluß 20 durch Kurzschließen eines der lichtempfindlichen Elemente 7, 8 bzw. 9, 10 zu ermöglichen, wäre dann der Widerstand 17 mit dem Versorgungspotentialanschluß 20 verbunden, der mit seinem anderen Anschluß mit einer spannungsstabilisierten Versorgungsspannung V_{bb} in Verbindung steht. Dann wäre es notwendig, daß der Widerstand 17 in einer nicht lichtempfindlichen Art und Weise ausgeführt ist. Es bieten sich deshalb eine Realisierung als Metall- oder Polysilizium-Widerstand an. Zur Festlegung eines vorbestimmten Wertes wäre es zweckmäßig, den Widerstand mäander-förmig auszuführen.

[0032] Im vorliegenden Ausführungsbeispiel ist der Ausgang 13 mit dem Reset-Eingang der Schaltungsanordnung des Halbleiterchips verbunden. Ein Rücksetzbefehl wird bei einer ansteigenden Flanke ausgelöst. Es wäre auch denkbar, den Ausgang des Inverters 12 mit dem Reset-Eingang der Schaltungsanordnung des Halbleiterchips zu verbinden. In diesem Fall würde ein Rücksetzbefehl bei fallender Flanke ausgelöst werden.

[0033] Im vorliegenden Ausführungsbeispiel ist das Schaltermittel in CMOS-Technik realisiert. Die lichtempfindlichen Elemente können somit auf einfache Weise in dem Substrat realisiert werden. Ein pn-Übergang bildet dabei die Fotodiode. Die dazu parallel liegenden Kapazitäten entsprechenden der Sperrschichtkapazität dieser Diode. Sie können, je nach Bedarf, durch die lateralen Ausdehnungen im Substrat beliebig empfindlich realisiert werden.

[0034] Die lichtempfindlichen Elemente, die den Halbleiterschaltern 2, 4 parallel geschaltet sind, sind als parasitäre Elemente in der Schaltung bereits vorhanden. Die MOS-Transistoren 2, 4 weisen eine Miller-Kapazität auf, die physikalisch bedingt bei jedem MOS-Halbleiterschalter vorhanden ist.

[0035] Im folgenden wird die Funktionsweise des erfindungsgemäßen Schaltmittels kurz erklärt. Ist der Halbleiterchip keiner Lichteinstrahlung ausgesetzt, so liegt am Eingang des Inverters 12 das Versorgungspotential V_{DD} an. In diesem Fall ist der Halbleiterschalter 2 leitend, während der Halbleiterschalter 1 gesperrt ist. Am Ausgang 14 des Inverters 12 liegt deshalb das Bezugspotential V_{ss} an. Dies hat zur Folge, daß der Halbleiterschalter 4 leitend und der Halbleiterschalter 5 gesperrt sind. Am Ausgang 13 liegt deshalb das Versorgungspotential V_{DD} an. Zum Setzen des Flip-Flops ist es notwendig, den Ausgang 14 des Inverters 12 mit dem Versorgungspotential V_{DD} zu beaufschlagen. Dies wird mittels des Halbleiterschalters 3 bewerkstelligt, indem

dieser leitend geschaltet wird. Hierdurch wird der Halbleiterschalter 5 in den leitenden Zustand gebracht, während der Halbleiterschalter 4 sperrt. Am Ausgang 13 liegt nunmehr das Bezugspotential V_{ss} an.

[0036] Wird der Halbleiterchip nun einem Lichtangriff ausgesetzt, so beginnt das Potential am Ausgang 14 des Inverters 12 abzusinken. Nach dem Ende des Lichtpulses steigt die Spannung am Ausgang 14 wiederum an, wodurch der Halbleiterschalter 5 vom gesperrten in den leitenden Zustand gebracht wird. Hiermit ist eine ansteigende Schaltflanke am Ausgang 13 des Inverters 11 verbunden. Da dieser mit dem Reset-Eingang der Schaltungsanordnung des Halbleiterchips verbunden ist, führt dies zu einem Rücksetzbefehl für die Schaltungsanordnung. Da der Ausgang des Inverters 11 mit dem Eingang des Inverters 12 verbunden ist, liegt nach dem Auslösen des Rücksetzbefehls am Ausgang 14 des Inverters 12 wiederum das Versorgungspotential V_{DD} an. Das Setzen des Flip-Flops über eine ansteigende Flanke vom Reset-Ausgang der Schaltungsanordnung des Halbleiterchips wäre nunmehr somit nicht zwangsläufig notwendig. Das Setzen des Flip-Flops findet vielmehr aufgrund der Rückkopplung selbständig statt.

Bezugszeichenliste

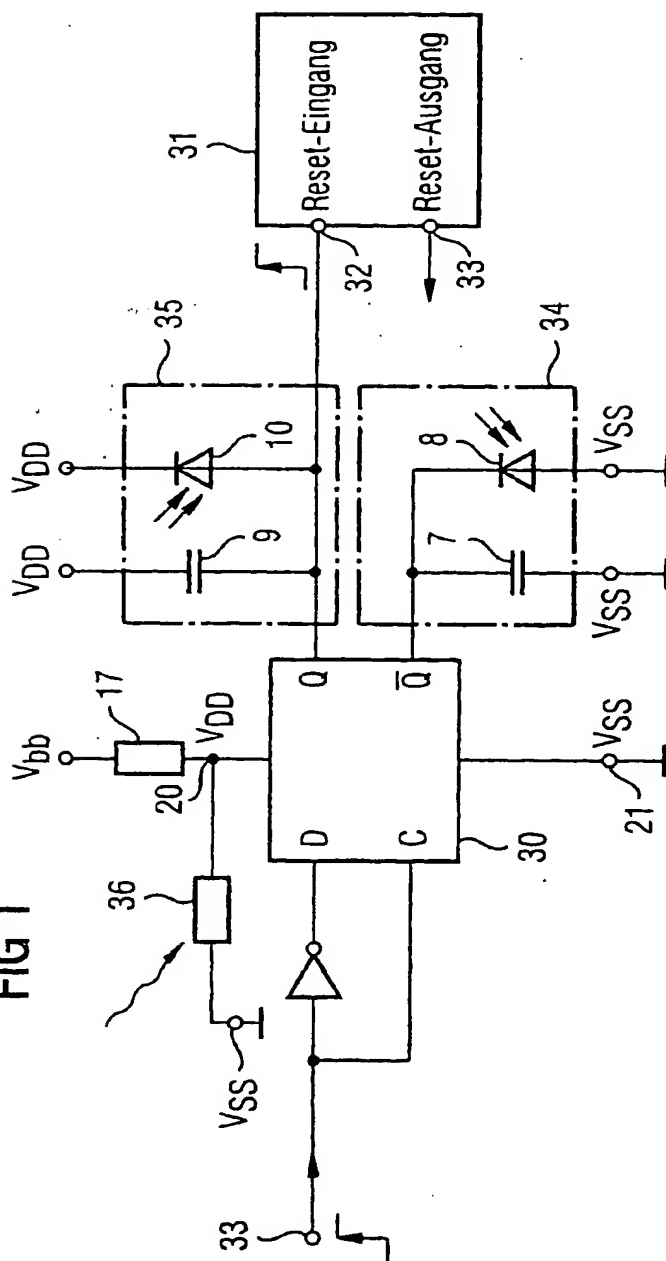
[0037]

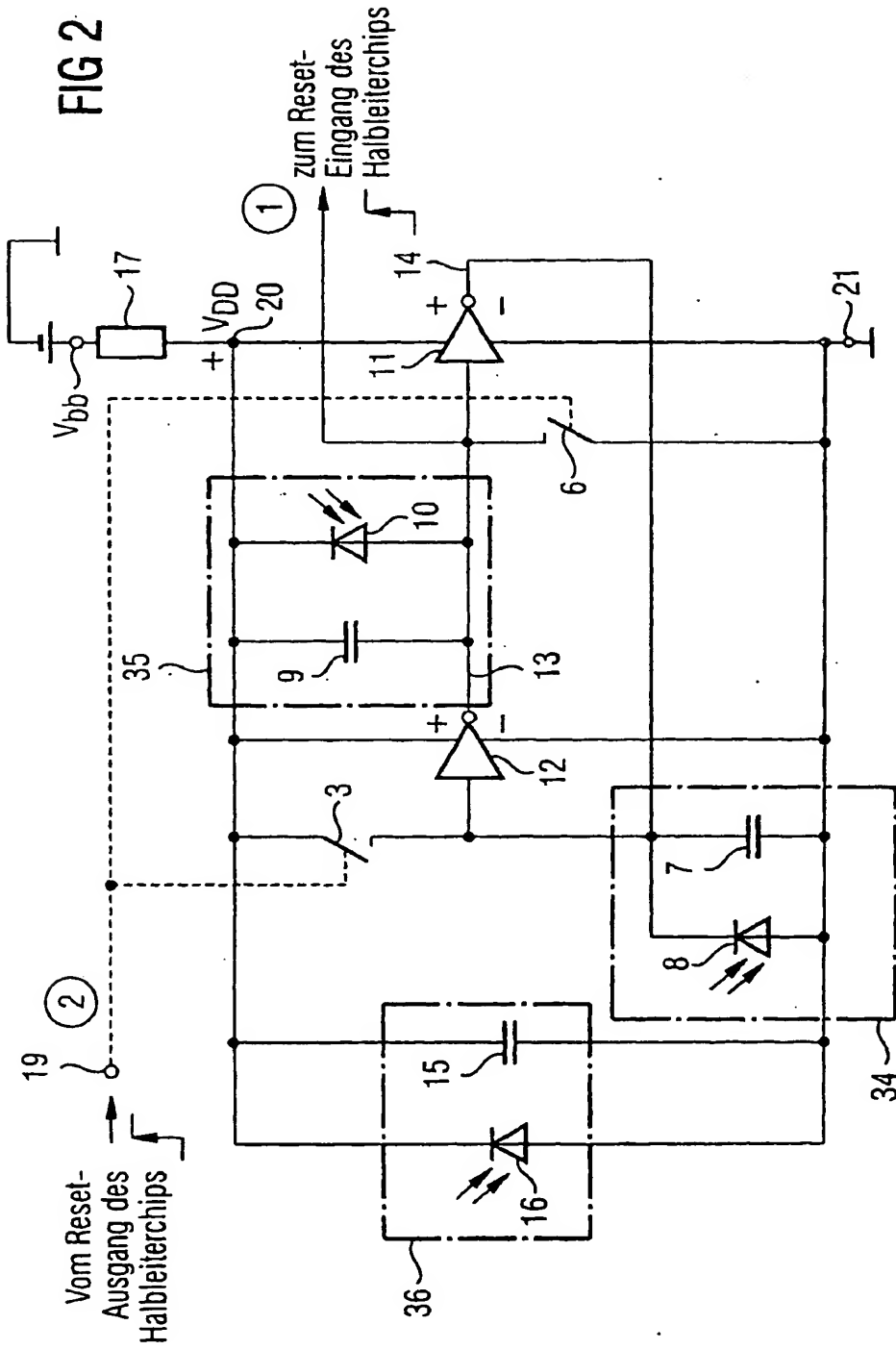
- | | | |
|----|----|------------------------------|
| 30 | 1 | Halbleiterschalter |
| | 2 | Halbleiterschalter |
| | 3 | Halbleiterschalter |
| | 4 | Halbleiterschalter |
| | 5 | Halbleiterschalter |
| 35 | 6 | Halbleiterschalter |
| | 7 | Kondensator |
| | 8 | Fotodiode |
| | 9 | Kondensator |
| | 10 | Fotodiode |
| 40 | 11 | Inverter |
| | 12 | Inverter |
| | 13 | Ausgang |
| | 14 | Ausgang |
| | 15 | Kondensator |
| 45 | 16 | Fotodiode |
| | 17 | Widerstand |
| | 18 | Inverter |
| | 19 | Eingang |
| | 20 | Versorgungspotentialanschluß |
| 50 | 21 | Bezugspotentialanschluß |
| | 30 | Flip-Flop |
| | 31 | Schaltungsanordnung |
| | 32 | Reset-Eingang |
| | 33 | Reset-Ausgang |
| 55 | 34 | Lichtempfindliches Element |
| | 35 | Lichtempfindliches Element |
| | 36 | Lichtempfindliches Element |

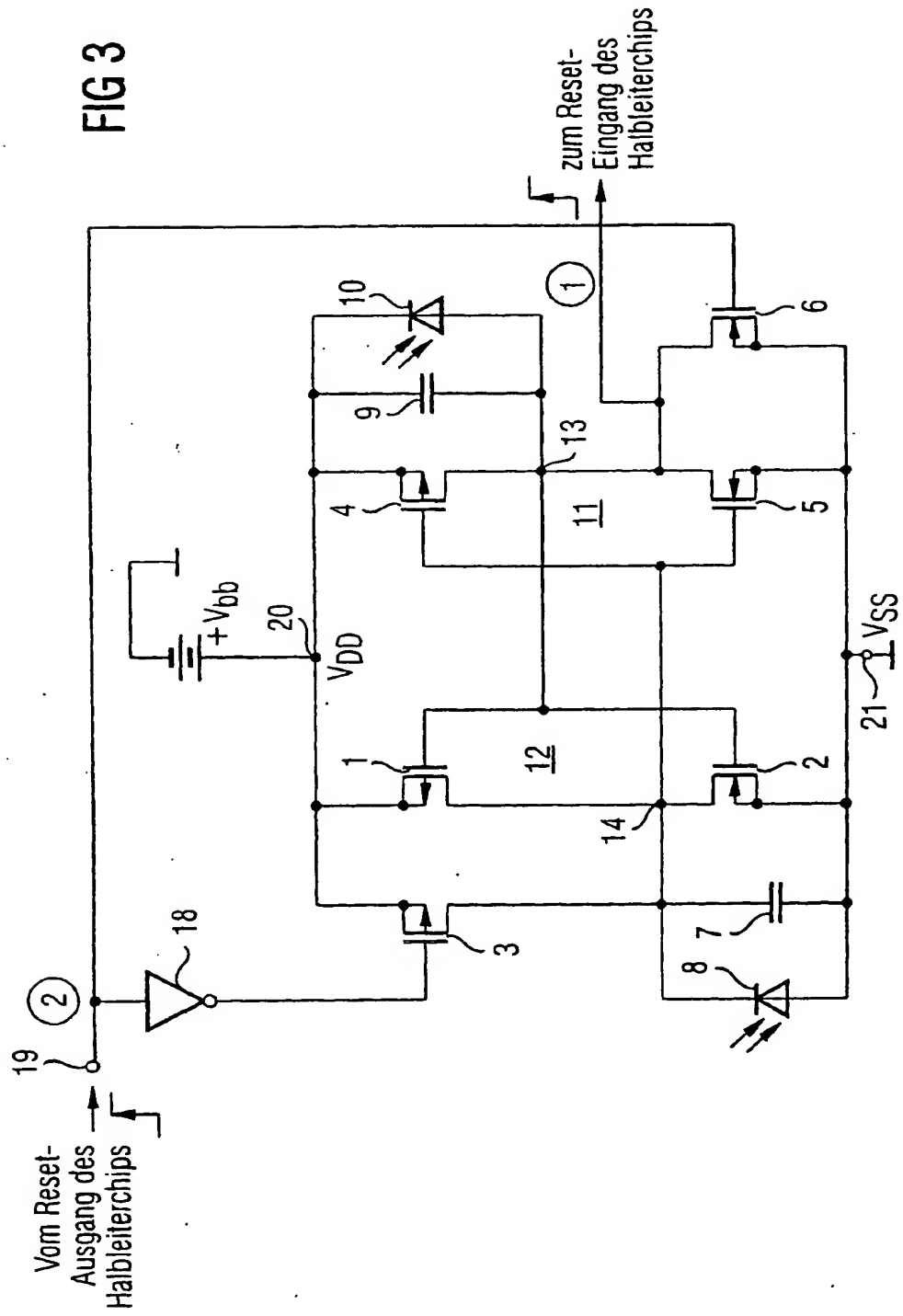
Patentansprüche

1. Halbleiterchip mit einer monolithisch integrierten Schaltungsanordnung (31) und mit zumindest einem lichtempfindlichen Element (34, 35, 36) und mit einem einen Rücksetzbefehl für die Schaltungsanordnung auslösenden Schaltmittel (30), wobei der Rücksetzbefehl in Abhängigkeit des Zustandes des zumindest einen lichtempfindlichen Elementes (34, 35, 36) ausgelöst wird,
dadurch gekennzeichnet, daß
als Schaltmittel ein Flip-Flop (30) vorgesehen ist.
2. Halbleiterchip nach Anspruch 1,
dadurch gekennzeichnet, daß
das Schaltmittel (30) ein taktzustandgesteuertes D-Flip-Flop ist.
3. Halbleiterchip nach Anspruch 2 oder 3,
dadurch gekennzeichnet, daß
das lichtempfindliche Element (34, 35, 36) eine Spannungscharakteristik aufweist und unter Lichteinwirkung kurzschließt.
4. Halbleiterchip nach einem der Ansprüche 1 bis 3,
dadurch gekennzeichnet, daß
das Schaltmittel einen ersten und einen zweiten Ausgang aufweist und daß das zumindest eine lichtempfindliche Element zwischen dem zweiten Ausgang und einem Bezugspotentialanschluß und/oder zwischen dem ersten Ausgang und einem Versorgungspotentialanschluß verschalten ist.
5. Halbleiterchip nach einem der Ansprüche 1 bis 4,
dadurch gekennzeichnet, daß
das zumindest eine lichtempfindliche Element (34, 35, 36) dem Schaltmittel (30) zwischen dem Versorgungspotentialanschluß (20) und dem Bezugspotentialanschluß (21) parallel geschaltet ist.
6. Halbleiterchip nach einem der Ansprüche 1 bis 5,
dadurch gekennzeichnet, daß
als Schaltmittel (30) ein erster und ein zweiter Inverter (11, 12) vorgesehen ist, die eingangsseitig jeweils mit einem durch einen Rücksetzbefehl der Schaltungsanordnung schließbaren Schalter (5, 6) verbunden sind,
daß der Ausgang des ersten Inverters (12) den ersten Ausgang (13) bildet und mit dem zweiten Inverter (11) verbunden ist, und daß der Ausgang des zweiten Inverters (11) den zweiten Ausgang bildet.
7. Halbleiterchip nach Anspruch 6,
dadurch gekennzeichnet, daß
die Steuereingänge der durch den Rücksetzbefehl der Schaltungsanordnung schließbaren Schalter (5, 6) miteinander gekoppelt sind und den Eingang des Schaltmittels (30) bilden.
8. Halbleiterchip nach einem der Ansprüche 1 bis 7,
dadurch gekennzeichnet, daß
mit dem Versorgungspotentialanschluß (20) ein Widerstand (17) verbunden ist.
9. Halbleiterchip nach Anspruch 8,
dadurch gekennzeichnet, daß
der Widerstand (17) als Metall- oder Polysilizium-Widerstand ausgeführt ist.
10. Halbleiterchip nach einem der Ansprüche 1 bis 9,
dadurch gekennzeichnet, daß
das Schaltmittel (30) in CMOS-Technik realisiert ist.
11. Halbleiterchip nach einem der Ansprüche 1 bis 10,
dadurch gekennzeichnet, daß
das lichtempfindliche Element (34, 35, 36) eine Fotodiode oder ein unter Bestrahlung einen Diffusionsleckstrom aufweisender Ladungsspeicher ist.

FIG 1







EP 1 128 248 A1



Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

Nummer der Anmeldung
EP 00 10 3651

EINSCHLÄGIGE DOKUMENTE		
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch
X	EP 0 510 434 A (HUGHES AIRCRAFT CO) 28. Oktober 1992 (1992-10-28) * Abbildung 5 * * Spalte 5, Zeile 44 - Spalte 6, Zeile 14 *	1,10
Y		8,9,11
D,Y	EP 0 178 512 A (SIEMENS AG) 23. April 1986 (1986-04-23) * Zusammenfassung; Abbildungen 1,2 * * Seite 1, Zeile 5 - Zeile 23 * * Seite 4, Zeile 16 - Zeile 30 *	8,9,11
D,A	US 5 053 992 A (HOANG CHINH ET AL) 1. Oktober 1991 (1991-10-01) * Zusammenfassung; Abbildung 1 * * Spalte 2, Zeile 56 - Spalte 4, Zeile 17 *	8,10
		KLASSIFIKATION DER ANMELDUNG (Int.Cl.7)
		G06F1/00 H01L23/58
		RECHERCHIERTE SACHGEBIETE (Int.Cl.7)
		G06F H01L
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt		
Recherchenort	Abschlußdatum der Recherche	Prüfer
DEN HAAG	2. Mai 2000	Powell, D
KATEGORIE DER GENANNTEN DOKUMENTE		
<p>X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A : technologischer Hintergrund O : nichttechnische Offenbarung P : Zwischenabstrich</p> <p>T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus anderen Gründen angeführtes Dokument A : Mitglied der gleichen Patentfamilie, übernehmendes Dokument</p>		

EPO FORM 123 (01.01.99) (PUB.03)

**ANHANG ZUM EUROPÄISCHEN RECHERCHENBERICHT
ÜBER DIE EUROPÄISCHE PATENTANMELDUNG NR.**

EP 00 10 3651

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten europäischen Recherchenbericht angeführten Patentedokumente angegeben.
Die Angaben über die Familienmitglieder entsprechen dem Stand der Daten des Europäischen Patentamts am
Diese Angaben dienen nur zur Unterrichtung und erfolgen ohne Gewähr.

02-05-2000

Im Recherchenbericht angeführtes Patentedokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
EP 0510434 A	28-10-1992	JP 5158800 A	25-06-1993
EP 0178512 A	23-04-1986	AT 43744 T	15-06-1989
		DE 3570792 D	06-07-1989
		JP 61084054 A	28-04-1986
		US 4910707 A	20-03-1990
US 5053992 A	01-10-1991	AT 139351 T	15-06-1996
		AU 635441 B	18-03-1993
		AU 8485491 A	09-04-1992
		CA 2052302 A,C	05-04-1992
		DE 69120190 D	18-07-1996
		DE 69120190 T	31-10-1996
		DK 479461 T	01-07-1996
		EP 0479461 A	08-04-1992
		ES 2087975 T	01-08-1996
		GR 3020606 T	31-10-1996
		IE 62799 B	08-03-1995
		JP 4258892 A	14-09-1992
		NO 303476 B	13-07-1998

EPO FORM P/81

Für nähere Einzelheiten zu diesem Anhang : siehe Amtsblatt des Europäischen Patentamts, Nr.12/82